

PAT-NO: JP405197254A

DOCUMENT-IDENTIFIER: JP 05197254 A

TITLE: IMAGE FORMING DEVICE

PUBN-DATE: August 6, 1993

INVENTOR-INFORMATION:

NAME  
SUZUKI, KOJI

ASSIGNEE-INFORMATION:

|           |         |
|-----------|---------|
| NAME      | COUNTRY |
| CANON INC | N/A     |

APPL-NO: JP04285808

APPL-DATE: October 23, 1992

INT-CL (IPC): G03G015/01, G03G015/00 , G03G015/06

US-CL-CURRENT: 399/49, 399/178

ABSTRACT:

**PURPOSE:** To eliminate the need of holding expensive developing bias power supplies as many as the number of developing devices and to make it good enough to hold only one power supply by providing plural developing devices, a developing bias power supplies, a switching means and a power supply controlling means.

**CONSTITUTION:** The power is supplied to the developing devices 4-1 to 4-4 by the developing bias power supply A, the output of the developing bias power supply A is supplied to the developing devices 4-1 to 4-4 which are selected in accordance with a sequence control signal for forming an image by the switching means B, and the power supply is controlled by the power supply controlling means C so that the power may be supplied to the developing devices 4-1 to 4-4 in developing by the output of the developing bias power supply A in the developing periods of respective developing devices 4-1 to 4-4. At this time, an electronic switch B constituted of a bridge rectifier by a high-voltage-resistant diode, a high-voltage-resistant switching element connected with the DC output part of the bridge rectifier, a pulse transformer for driving the base of the switching element and a primary driving circuit for the pulse transformer is used.

**COPYRIGHT:** (C)1993,JPO&Japio

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-197254

(43)公開日 平成5年(1993)8月6日

| (51)IntCl <sup>5</sup> | 識別記号    | 庁内整理番号  | F I | 技術表示箇所 |
|------------------------|---------|---------|-----|--------|
| G 0 3 G 15/01          | 1 1 3 A | 7818-2H |     |        |
| 15/00                  | 1 0 2   |         |     |        |
| 15/06                  | 1 0 1   |         |     |        |

審査請求 未請求 請求項の数12(全 13 頁)

(21)出願番号 特願平4-285808

(22)出願日 平成4年(1992)10月23日

(31)優先権主張番号 特願平3-277601

(32)優先日 平3(1991)10月24日

(33)優先権主張国 日本 (J P)

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72)発明者 鈴木 孝二

東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

(74)代理人 弁理士 丹羽 宏之 (外1名)

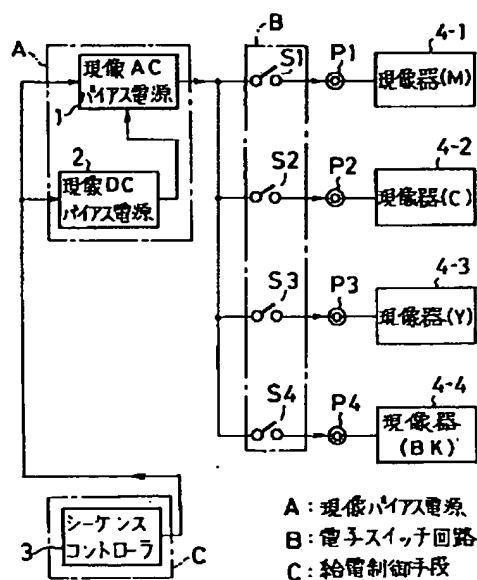
(54)【発明の名称】 画像形成装置

(57)【要約】

【目的】 画像形成装置において、高価な現像バイアス電源を現像器の数だけ保有する必要をなくし、1個の電源のみで済ませ、現像器の脱着をなくして、画像形成スピードを上げ、機械的振動による画像の劣化を除去し、パルストランスを高周波駆動して、パルストランスを小型化し、電子スイッチの高速切換えを可能とする。

【構成】 複数の現像器4-1ないし4-4と、現像バイアス電源Aと、電源Aの出力をシーケンス制御信号に応じて選択された現像器に給電する電子スイッチ回路Bと、現像器の現像期間だけ現像中の現像器に給電する給電制御手段Cとを具備した画像形成装置。

この発明の第1実施例である画像形成装置の構成図



## 【特許請求の範囲】

【請求項1】 複数の現像器と、前記現像器に給電する現像バイアス電源と、前記現像バイアス電源の出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電するスイッチ手段と、前記それぞれの現像器の現像期間前記現像バイアス電源の出力を現像中の現像器に給電するように制御する給電制御手段と、を具備してなることを特徴とする画像形成装置。

【請求項2】 スイッチ手段は高耐圧ダイオードによるブリッジ整流回路と、前記整流回路の直流出力部に接続された高耐圧スイッチング素子と、前記スイッチング素子のベース駆動用のパルストランスと、前記パルストランスの一次側駆動回路と、を具備してなることを特徴とする請求項1記載の画像形成装置。

【請求項3】 静電潜像が形成される感光体を有し、複数の現像器は前記感光体に対して固定的に配設されてなることを特徴とする請求項1記載の画像形成装置。

【請求項4】 現像バイアス電流は直流成分および交流成分の両方を含んでなることを特徴とする請求項1記載の画像形成装置。

【請求項5】 複数の現像器と、前記現像器に給電する現像バイアス電源と、前記現像バイアス電源の出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電するスイッチ手段と、前記現像バイアス電源は、選択された現像器毎にその出力特性を切り換える切り換手段と、を具備してなることを特徴とする画像形成装置。

【請求項6】 スイッチ手段は高耐圧ダイオードによるブリッジ整流回路と、前記整流回路の直流出力部に接続された高耐圧トランジスタと、前記トランジスタのベース駆動用のパルストランスと、前記パルストランスの1次側駆動回路を有してなることを特徴とする請求項5記載の画像形成装置。

【請求項7】 静電潜像が形成される感光体を有し、複数の現像器は前記感光体に対して固定的に配設されてなることを特徴とする請求項5記載の画像形成装置。

【請求項8】 現像バイアス電流は直流成分及び交流成分の両方を含んでなることを特徴とする請求項5記載の画像形成装置。

【請求項9】 切り換手段は前記現像器毎にその出力の振幅を切り換えることを特徴とする請求項5記載の画像形成装置。

【請求項10】 現像バイアス電源は交流成分を含むことを特徴とする請求項5記載の画像形成装置。

【請求項11】 切り換手段は現像器毎にその直流成分の出力電圧を切り換えることを特徴とする画像形成装置。

【請求項12】 切り換手段は現像器毎にその周波数を切り換えることを特徴とする請求項10記載の画像形成装置。

【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は画像形成装置、特に電子写真式の複写機やプリンターに関するものである。

## 【0002】

【従来の技術】従来のカラー複写機、カラープリンタは、現像器を回転形式あるいは昇降形式で移動させて、現像中の現像器のみを感光体に密着させていた。このため、現像バイアス電源は全ての現像器に接続したままであった。ところがその後、複写スピードの高速化、高画質化のために固定形式の現像器が考案されるようになった。

## 【0003】

【発明が解決しようとする課題】以上のように、上記従来例では、複写機内部で、相当の容積と重量を占める現像器を、画像劣化の原因となる振動を発生させることなく、高速で移動させることは非常に困難である。

【0004】また、回転形式や昇降形式では現像器の構成が複雑になるだけでなく、現像器全体のスペースが大きくなってしまいう課題があった。

20 【0005】また、前記の固定形式にすると、全ての現像器が感光ドラムに対向してしまうので、非現像中の現像器はトナーが感光体に付着しないように、現像スリーブに付加する現像バイアスの交流分、直流分を高速に制御する必要があり、現像器ごとに現像バイアス電源を設ける必要があった。現像バイアス電源は、交流高圧に直流の高圧を重ねているため、AC高圧トランス、DC高圧トランスそれぞれの制御回路等、かなり高価になっており、現像器の数だけ電源をもつことは、装置コストを大幅に上げる要因になってしまうという課題があった。

30 【0006】この発明は上記のような課題を解消するためになされたもので、高価な現像バイアス電源を現像器の数だけ保有する必要をなくし、1個の電源のみで済ませた画像形成装置の提供を目的としている。また、本発明は現像器の脱着をなくして、画像形成スピードを上げ、現像器移動に伴う機械的振動による画像劣化を完全に除去した装置の提供、また、パルストランスを高周波駆動して、該パルストランスを小型化し、電子スイッチの高速切り換えを可能とした画像形成装置を提供することを目的とする。

## 【0007】

40 【課題を解決するための手段】このため、この発明の請求項1においては、複数の現像器と、前記現像器に給電する現像バイアス電源と、前記現像バイアス電源の出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電するスイッチ手段と、前記それぞれの現像器の現像期間前記現像バイアス電源の出力を現像中の現像器に給電するように制御する給電制御手段と、を具備してなることを特徴とする画像形成装置により、50 前記課題を解決し、前記目的を達成しようとするもので

ある。

【0008】また、この発明の請求項2においては、スイッチ手段は高耐圧ダイオードによるブリッジ整流回路と、前記整流回路の直流出力部に接続された高耐圧スイッチング素子と、前記スイッチング素子のベース駆動用のパルストランスと、前記パルストランスの一次側駆動回路と、を具備してなることを特徴とする請求項1記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0009】また、この発明の請求項3においては、静電潜像が形成される感光体を有し、複数の現像器は前記感光体に対して固定的に配設されてなることを特徴とする請求項1記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0010】また、この発明の請求項4においては、現像バイアス電流は直流成分および交流成分の両方を含んでなることを特徴とする請求項1記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0011】また、この発明の請求項5においては、複数の現像器と、前記現像器に給電する現像バイアス電源と、前記現像バイアス電源の出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電するスイッチ手段と、前記現像バイアス電源は、選択された現像器毎にその出力特性を切換える切換手段と、を具備してなることを特徴とする画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0012】また、この発明の請求項6においては、スイッチ手段は高耐圧ダイオードによるブリッジ整流回路と、前記整流回路の直流出力部に接続された高耐圧トランジスタと、前記トランジスタのベース駆動用のパルストランスと、前記パルストランスの1次側駆動回路を有してなることを特徴とする請求項5記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0013】また、この発明の請求項7においては、静電潜像が形成される感光体を有し、複数の現像器は前記感光体に対して固定的に配設されてなることを特徴とする請求項5記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0014】また、この発明の請求項8においては、現像バイアス電流は直流成分及び交流成分の両方を含んでなることを特徴とする請求項5記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0015】また、この発明の請求項9においては、切換手段は前記現像器毎にその出力の振幅を切換えることを特徴とする請求項5記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

る。

【0016】また、この発明の請求項10においては、現像バイアス電源は交流成分を含むことを特徴とする請求項5記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0017】また、この発明の請求項11においては、切換手段は現像器毎にその直流成分の出力電圧を切換えることを特徴とする画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0018】また、この発明の請求項12においては、切換手段は現像器毎にその周波数を切換えることを特徴とする請求項10記載の画像形成装置により、前記課題を解決し、前記目的を達成しようとするものである。

【0019】

【作用】この発明の請求項1においては、現像バイアス電源で現像器に給電し、スイッチ手段で前記現像バイアス電源の出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電し、給電制御手段でそれぞれの現像器の現像期間現像バイアス電源の出力を現像中の現像器に給電するように制御する。

【0020】また、この発明の請求項2においては、高耐圧ダイオードによるブリッジ整流回路とブリッジ整流回路の直流出力部に接続された高耐圧スイッチング素子と該スイッチング素子のベース駆動用のパルストランスと該パルストランスの1次側駆動回路とからなる電子スイッチにより前記請求項1と同様の作用をする。

【0021】また、この発明の請求項5においては、現像バイアス電源で現像器に給電し、スイッチ手段で前記現像バイアス電源の出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電し、切換手段で前記現像バイアス電源は選択された現像器毎にその出力の特性を切り換える。

【0022】

【実施例】以下、この発明の実施例を図面に基づいて説明する。先ず、この発明の第1実施例について図1ないし図3を用いて説明する。図1はこの発明の第1実施例である画像形成装置の構成図、図2は第1実施例の詳細な回路図、図3は第1実施例の電子スイッチの動作タイミング図である。

【0023】図1において、Aは現像バイアス電源であり、現像ACバイアス電源1と現像DCバイアス電源2とで構成され、複数の現像器4-1、4-2、4-3、4-4のそれぞれに給電する手段である。

【0024】Bは電子スイッチ回路であり、電子スイッチS1ないしS4のいずれかで構成され、現像バイアス電源Aの出力を、画像形成のためのシーケンス制御信号に応じて選択された現像器に給電するものである（詳細後述）。

【0025】Cは給電制御手段であり、画像形成装置本体の種々の装置をシーケンス制御するシーケンスコント

5

ローラ3で構成され、それぞれの現像器4-1ないし4-4の現像期間だけ現像バイアス電源Aの出力を現像中の現像器に給電するように制御する手段である(詳細後述)。即ち、S1、S2、S3、S4の順にそれぞれオンすることにより、現像に寄与している現像器だけに現像バイアスが供給される。

【0026】また、図1において、シーケンスコントローラ3は、出力タイミング、DCレベル等の制御信号を発生するものである。現像器4-1ないし4-4は、それぞれ出力端子P1ないしP4、電子スイッチS1ないしS4を介して、現像バイアス電源1に接続される。

【0027】次に第1実施例の回路を図2を用いて説明する。図2は第1実施例の詳細回路を示している。図2において、現像バイアスAC回路1は、昇圧トランスT1とその駆動回路5からなり、トランスT1の2次巻線の一端に現像バイアスDC回路2の出力が結合される。駆動回路5の入力端子P5には、シーケンスコントローラ3より出力オンオフのタイミング信号が接続される。DCバイアス回路2の入力端子P6には、シーケンスコントローラ3よりDC出力の制御信号が接続され、DC出力のオン、オフを含めたDCレベルの制御が行われる。

【0028】電子スイッチ回路S1ないしS4は、それぞれ以下の様に構成されている。高耐圧ダイオードD1-1ないしD1-4でブリッジ整流回路が形成される。該整流回路の整流出力部に、高耐圧トランジスタTR1-1のコレクタ、エミッタが接続される。

【0029】該整流回路の交流入力部の一端には、昇圧トランスT1の2次巻線出力が、他端には現像器接続端子P1が接続される。トランジスタTR1-1のベース、エミッタは、パルストランスT2-1によって、グラウンドより絶縁されている。該パルストランスT2-1の1次側の一端は、グラウンド、他端はコンデンサC1-1、抵抗R1-2を介して高周波発振回路6の出力が接続される。

【0030】C1-1とR1-2の交点とグラウンド間には、トランジスタTR1-2が接続される。端子P7には、シーケンスコントローラより現像器選択信号が入力される。端子P1に接続される現像器が非現像中は、P7は高レベルに保たれ、トランジスタTR1-2は導通状態になる。

【0031】このようにトランジスタTR1-2が導通すると、高周波発振回路6の出力信号はパルストランスT2-1に給電されないで、高耐圧トランジスタTR1-1は遮断状態となり、ブリッジ回路のD1-1ないしD1-4は全て遮断して、現像バイアス電源出力と端子P1は完全に遮断される。

【0032】端子P1に接続される現像器が現像状態に入ると、P7は低レベルに保たれ、トランジスタTR1-2は遮断状態になる。TR1-2が遮断すると、発振

6

回路6の出力信号はパルストランスT2-1の1次側に給電され、高耐圧トランジスタTR1-1は導通状態になり、ブリッジ回路のD1-1ないしD1-4は全て導通して、現像バイアス電源出力と端子P1は完全に接続される。発振回路6は、少なくとも現像ACバイアス周波数の10倍以上の高周波出力を発生させる。

【0033】出力端子P1には、グラウンド間に概略100KΩ以上の高抵抗(R1-1)が接続され、非現像中の現像器のスリープ電圧をグラウンドに保持するようにする。

【0034】図3は、電子スイッチの動作の様子を示すタイミングチャートである。図3において、(A)は高周波発振回路6(図2)の出力を示し、(B)は端子P1を示す。

【0035】そして、現像バイアスACの周波数は、1~2KHzにえられる。又、パルストランス駆動用の発振回路6は、概略100KHzに設定される。高耐圧トランジスタTR1-1は、TR1-2が遮断状態になると、発振回路6の出力の周期でオン、オフを繰返す。オンのタイミングで、負荷容量を昇圧トランスT1の2次巻線出力電位まで充電する。オフ時には、出力のブリッジ抵抗R1-1の値がブリッジ回路のオン抵抗に比較して十分大きく選ばれるので、若干の放電によるレベル低下で留る。

【0036】次にこの発明の第2実施例について図4を用いて説明する。図4はこの発明の第2実施例の動作タイミング図である。第2実施例の構成は前記第1実施例と同様であるのでその説明は省略する。

【0037】図4において、(C)は昇圧トランスT1の2次巻線出力、(D)は端子P7の入力、(E)は端子P1の出力、(F)は端子P1出力時間軸拡大図のそれぞれを示している。この第2実施例は、スイッチ切換えの所定タイミング前に、現像バイアスのAC出力、DC出力をゼロにしておき、切換え後、所定タイミング後にAC出力、DC出力を所定の現像レベルに戻すものである。このように現像バイアス電源のソフトスタート機能を生かすことが出来、切換えタイミングでのオーバーシュートを押えることができる。

【0038】次にこの発明の第3実施例について図5を用いて説明する。図5はこの発明の第3実施例の詳細な電気回路図である。この第3実施例は、図5に示すように休止中の現像器のスリープに所定の直流高圧を印加できるようにしたものである。

【0039】図5において、休止バイアス電源7は、休止中の現像器から感光ドラム100(図7)にトナーに移動しないように所定の直流高圧を出力する。出力レベルは、正極性の感光体で、負極性のトナーの場合は、潜像電位の最大値付近に選ばれる。

【0040】次にこの発明の第4実施例について図6を用いて説明する。図6はこの発明の第4実施例の詳細な

7

電気回路図である。図6において、高耐圧トランジスタTR-1のスイッチングスピードを改善するために、バルストランスT2-1の2次側の整流ダイオードを無くして、トランスの2次巻線を直接ベース、エミッタに接続するようにしたものである。

【0041】次にこの発明の第5実施例について説明する。図8はこの発明の第5実施例を示す詳細回路図である。図8において、3のシーケンスコントローラ内には、マイクロプロセッサ51、D/Aコンバータ52が含まれる。

【0042】マイクロプロセッサ51内部のプログラム制御可能な周波数カウンタの出力が、端子P51を介して、AC駆動回路5に入力される。該出力は、インバータQ53、ベース駆動回路56、57を介して、T1の1次側駆動用のスイッチングトランジスタQ51、Q52に加えられ、これをドライブする。T1の1次巻線の中間タップには、DC-DCコンバータ53の出力電圧が給電される。

【0043】DC-DCコンバータの入力には、マイクロプロセッサの内部プログラミングによって制御されるデジタル量を、D/Aコンバータ52でアナログ変換した電圧が、端子P5を介して加えられる。

【0044】DC-DCコンバータ53の出力には、該入力に比例した大電力の電圧が出力される。AC高圧トランスT1の2次高圧巻線には、該コンバータ53の出力に比例した振幅と、P51に加えられた信号周波数を持つAC高圧が得られることは言うまでもない。現像DCバイアスの制御値は、マイクロプロセッサ51の内部プログラミングによって制御される。

【0045】該制御値は、52のD/Aコンバータでアナログ値に変換され、端子P6を介して誤差増幅器54の非反転入力端子に入力される。誤差増幅器54は該制御値と現像DC電源出力の検出値とを比較して、比較結果をPWM回路55へ入力する。

【0046】スイッチS1~S4の切換に同期してACバイアス成分の振幅、周波数、及びDCバイアス電源の出力値が切換制御される。

【0047】つまり、各色現像器の現像特性は各色毎に異なるのでそれに応じて最適なAC振幅、周波数及びDCバイアス値が選択されるので、複数現像器に対して一つの電源でも各色現像特性に合わせた現像が可能となる。

【0048】図7にこの発明が適用可能な像担持体である感光ドラム周りに複数の現像器を配設し、多色画像の形成可能な画像形成装置を示す。図7において、感光ドラム100周りに一次帯電器101、4つの現像器102(ブラックトナーを有するブラック現像器102K、マゼンタトナーを有するマゼンタ現像器102M、シアントナーを有するシアン現像器102C、イエロートナーを有するイエロー現像器102Y)、転写ドラム10

8

3、クリーニング器104が配設されている状態を示している。なお、図中105は転写帯電器、120はレーザ光等の露光用イメージ光である。記録紙Pは転写ドラム103に巻回され、順次感光ドラム上の各色像が転写される。

【0049】ここで、ブラック現像器102Kには一般に1成分の磁性トナーが用いられているが、他のマゼンタ、シアン、イエロー現像器102M、102C、102Yには磁性キャリアと非磁性トナーとからなる2成分現像剤が用いられている。これは磁性トナーは磁性材料として黒いマグネタイトを使用するため、マゼンタ、シアン、イエロー色を必要とするトナーには不向きであるからであり、マゼンタ、シアン、イエロートナーには非磁性トナーが用いられ、現像作業に当り磁性キャリアと混合して用いられる。

【0050】このように各現像器は固定形式であるので、現像器移動による振動で画像が劣化することがない。

【0051】以上説明した第1実施例ないし第5実施例から、下記の項目(イ)ないし(ニ)の画像形成装置もこの発明の範囲に属するものである。

(イ) 高耐圧トランジスタの代りに、高耐圧のFETもしくはその他の高耐圧スイッチング素子を用いる画像形成装置。

【0052】(ロ) 高耐圧トランジスタのベース駆動用のバルストランスの1次側には、現像交流バイアスの周波数より十分高周波の駆動パルスを、接続された現像器の現像期間だけ通電する画像形成装置。

【0053】(ハ) 電子スイッチと現像器の接続部と、グラウンド間に概略1~100MΩの抵抗を挿入する画像形成装置。

【0054】(ニ) 電子スイッチが、現像バイアス電源出力を次の現像器へ切換えるタイミングでは、現像バイアス電源出力は、交流出力、直流出力ともにゼロに制御される画像形成装置。

【0055】この発明は固定式の現像器に対して好適であるが、これに限らず、回転により現像器を切換える型あるいは昇降により現像器を切換える型にも適用可能である。

【0056】又、本実施例ではACとDCを重畳した現像バイアスを用いたが、DCバイアスのみ、あるいはACバイアスのみの場合にも適用可能である。

【0057】

【発明の効果】以上説明したように、高価な現像バイアス電源を、現像器の数だけ保有する必要がなくなり、1個の電源のみですむ。

【0058】また、複数の現像器を感光体に対して固定することにより、現像器の機械的着脱をなくすることができるので、画像形成スピードを上げることができ、現像器移動にとまなう、機械的振動による画像劣化を除去で

きる。また、スイッチとして用いられるパルストランスを高周波駆動することによって、パルストランスを小型化し、電子スイッチの高速切換えが可能となる。

【図面の簡単な説明】

【図1】 この発明の第1実施例である画像形成装置の構成図

【図2】 第1実施例の詳細回路図

【図3】 第1実施例の電子スイッチの動作タイミング図

【図4】 この発明の第2実施例の動作タイミング図

【図5】 この発明の第3実施例の詳細回路図

【図6】 この発明の第4実施例の詳細回路図

【図7】 本発明を実施し得るカラー画像形成装置の要

部断面図

【図8】 この発明の第5実施例の詳細回路図

【符号の説明】

A 現像バイアス電源

B 電子スイッチ回路

C 給電制御手段

1 現像ACバイアス電源

2 現像DCバイアス電源

3 シーケンスコントローラ

10 4-1, 4-2, 4-3, 4-4 現像器

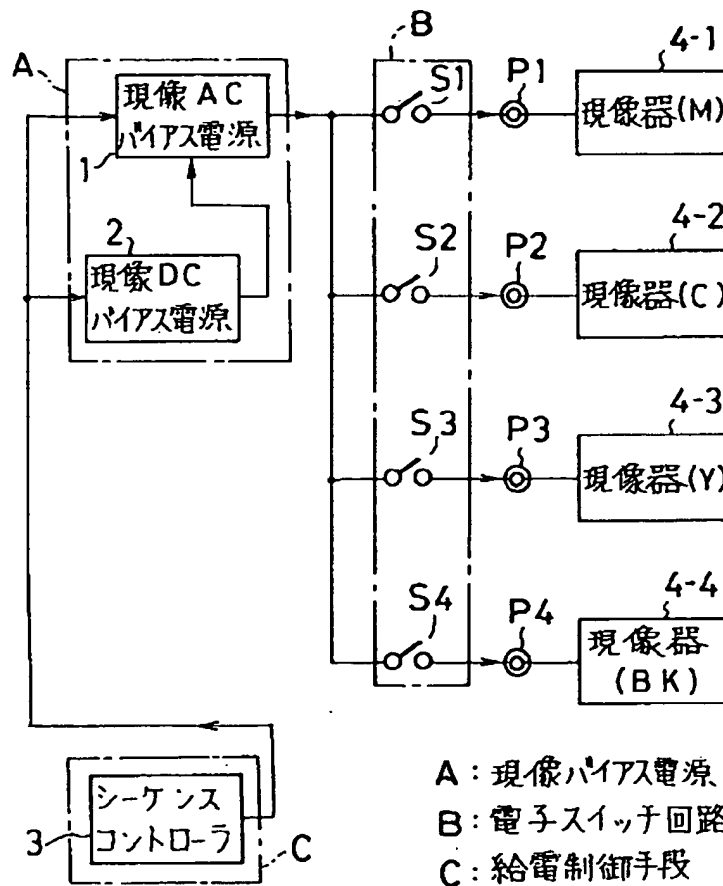
P1, P2, P3, P4 出力端子

S1, S2, S3, S4 電子スイッチ

なお、図中同一符号は同一又は相当部分を示す。

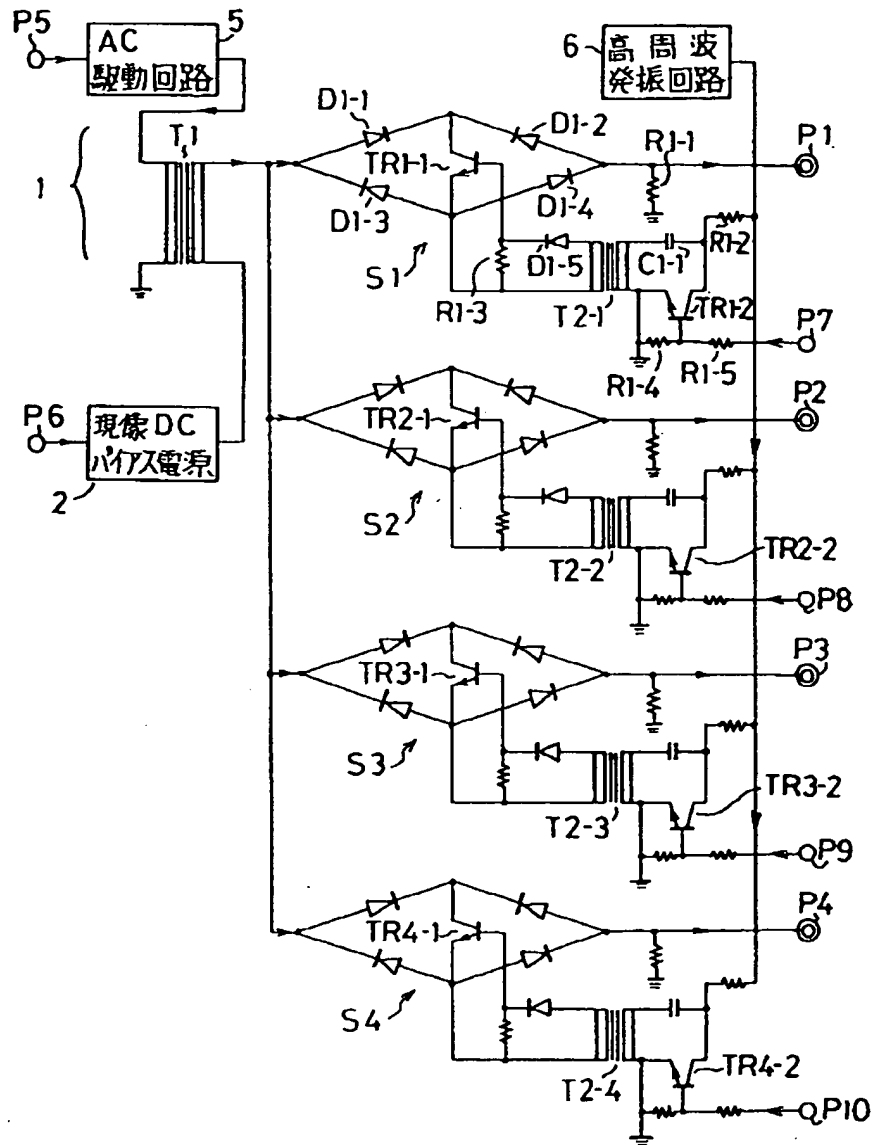
【図1】

この発明の第1実施例である画像形成装置の構成図



【図2】

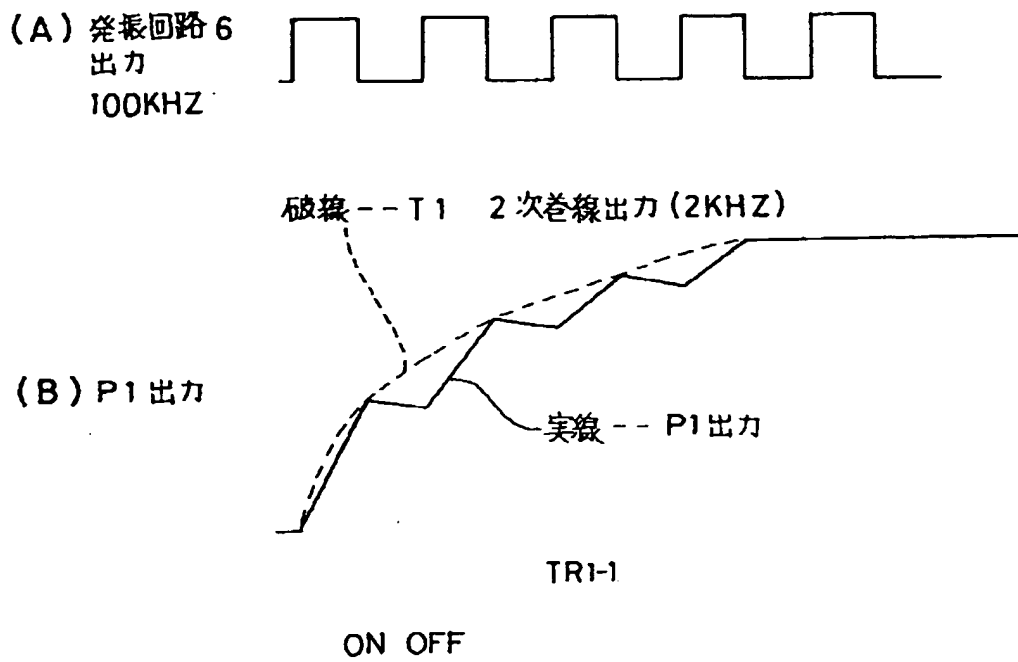
## 第1実施例の詳細回路図





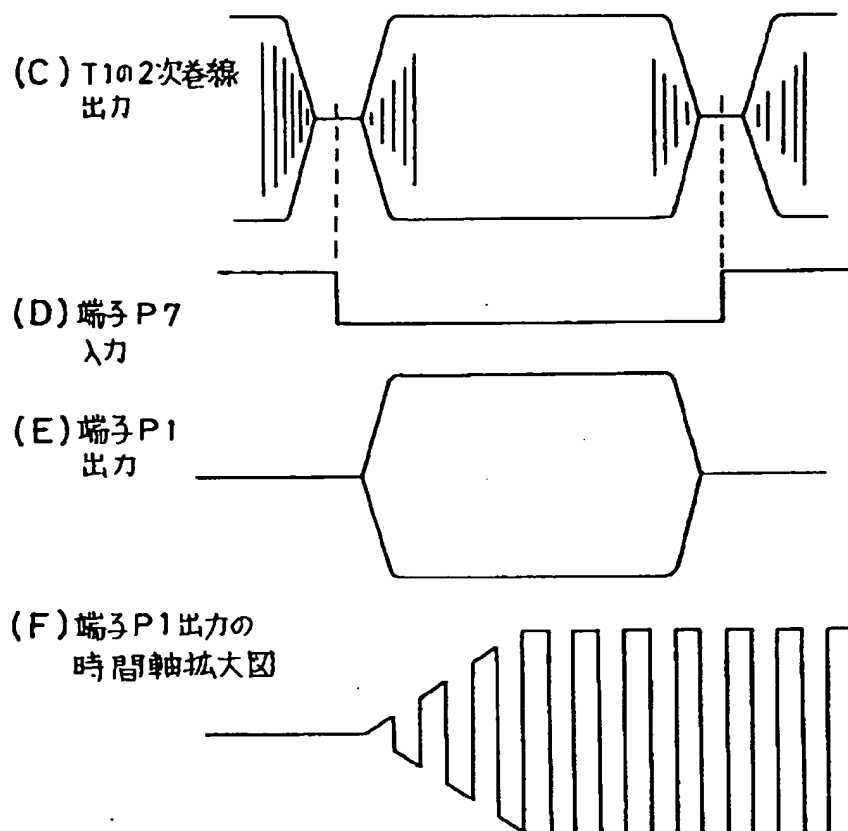
【図3】

## 第1実施例の電子スイッチの動作タイミング図



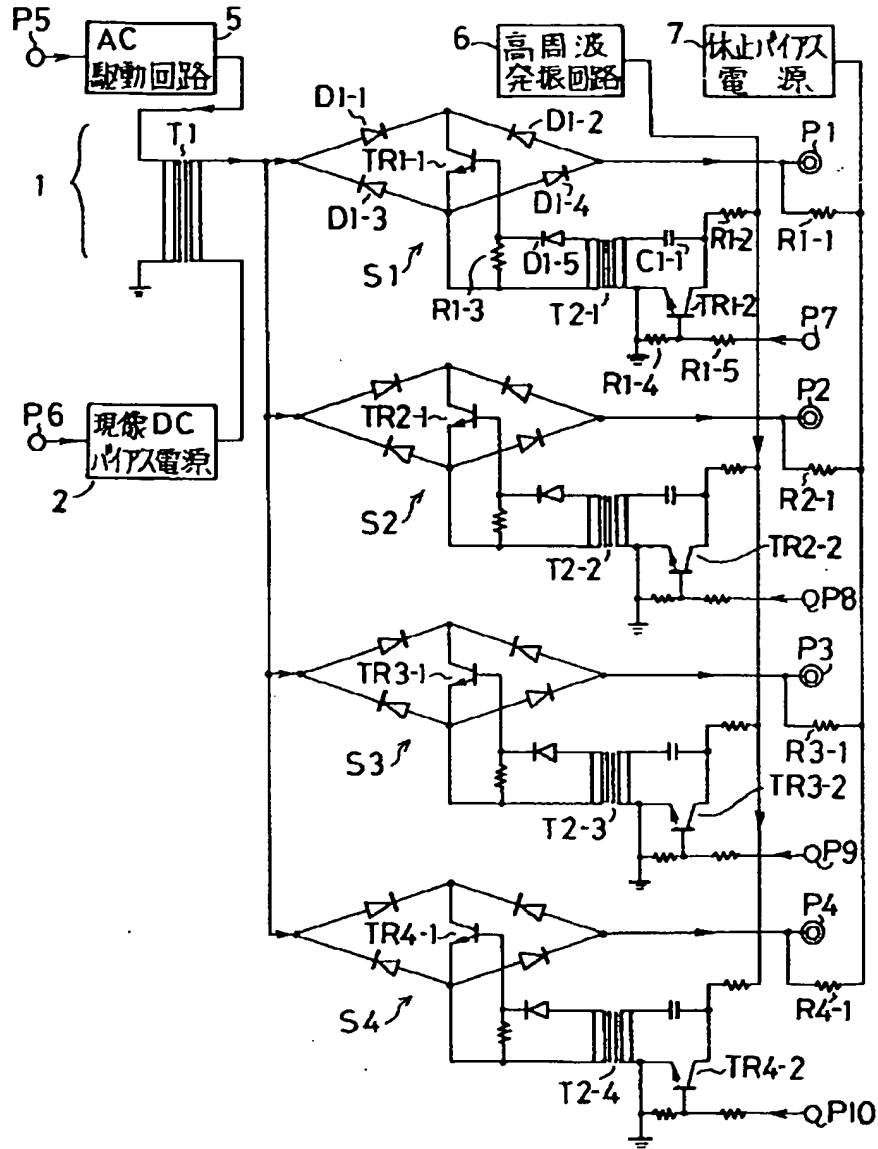
【図4】

この発明の第2実施例の動作タイミング図



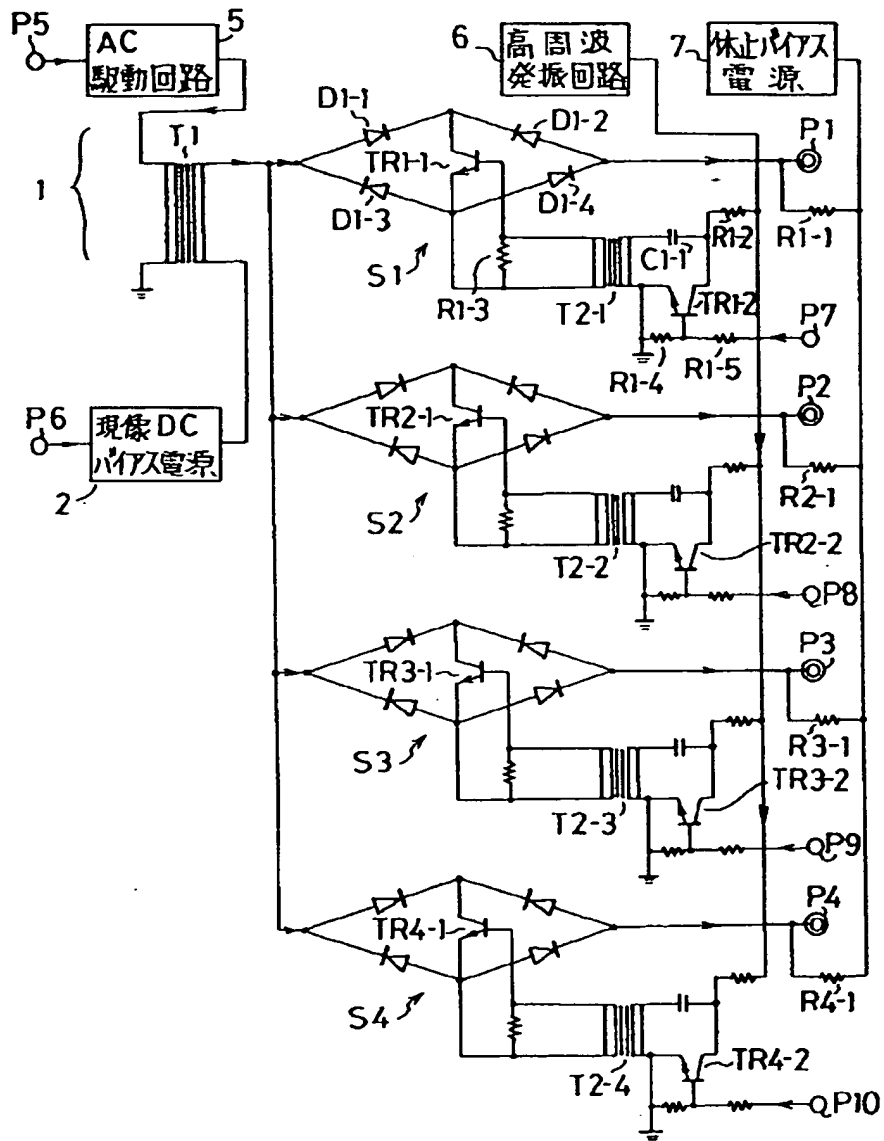
【図5】

この発明の第3実施例の詳細回路図



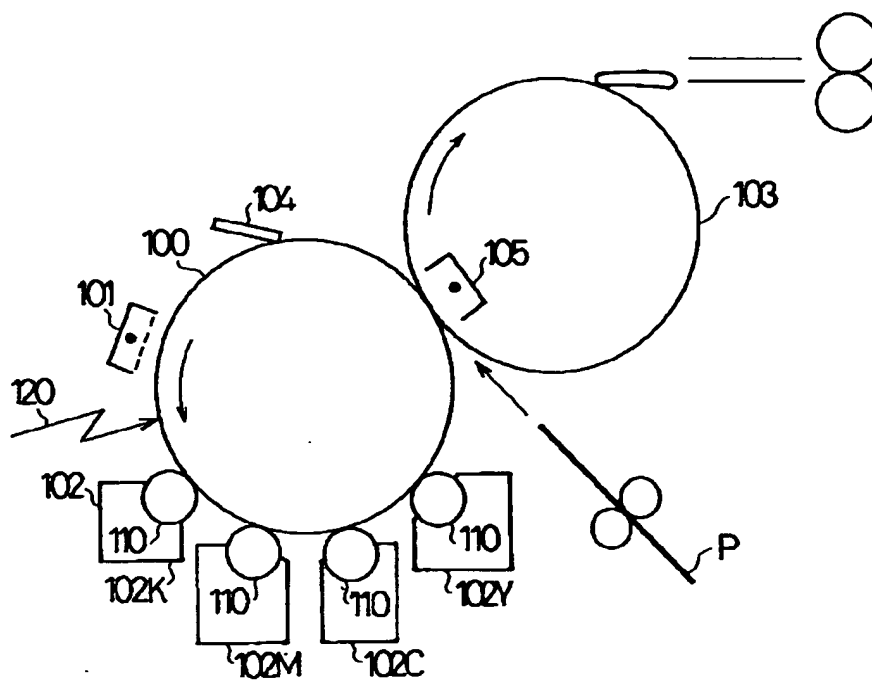
【図6】

この発明の第4実施例の詳細回路図



【図7】

この発明を実施し得るカラー画像形成装置の要部断面図



【図8】

この発明の第5の実施例を示す詳細回路図

